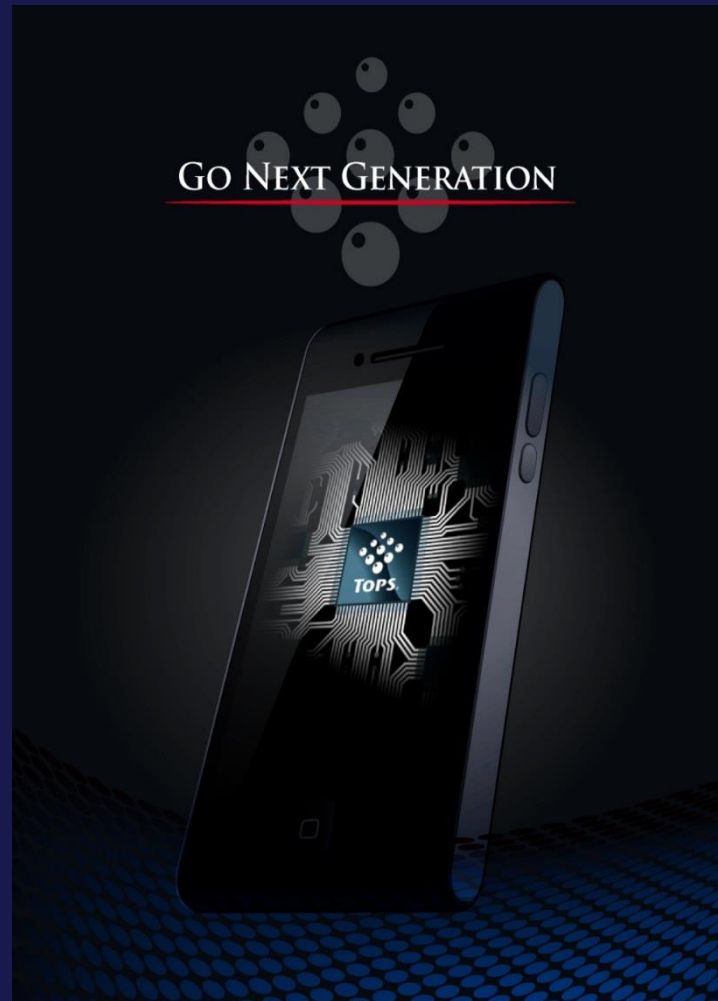


知的資産経営報告書

株式会社トプスシステムズ



2014年3月

- はじめに
- 企業概要
- トプスシステムズ社事業概要
- トプスシステムズ社の提供する製品・サービス
- 沿革
- 経営理念
- スローガン
- マルチ・メニコア技術の必要性和課題
- 並列処理による処理速度向上の限界打破
- 言葉の定義
- クロスSWOT(国内)
- 過去5年間・直近・3年後の売上高(平均値)
- 価値創造ストーリー(現在・将来)
- KPIとKGIの変化



はじめに

人々に、知的生活による幸せを提供する次世代情報システム、それを可能にする「次世代マイクロプロセッサ」その実現にむけて、私たちは一丸となって取り組み続けています。

お客様から最も信頼される企業になり、志を同じくする世界中の企業と一緒に、次世代情報システムによる新しい価値の創出に挑戦していく。マルチコア・プロセッサのNo.1を目指して、更なる努力を続けてまいります。

トプスシステムズ社は、セット・メーカーによる次世代製品の実現に不可欠な「最適なマルチコア高性能ハードウェアIP」を提供して参ります。また今後は、マルチコア・プロセッサを最大限に活用するためのソフトウェアを2012年1月27日に設立しました株式会社Cool Soft(トプスシステムズ社の100%子会社)が提供してまいります。

加えて、IPのライセンスに限らず、お客様との共同研究や共同開発を通じて、マルチコア技術に関する総合的なソリューションを提案し、皆様の斬新な製品作りに貢献したいと考えております。

私たちは、マイクロプロセッサ革命の志を胸に、マイクロプロセッサをもっと高速に、もっと低消費電力に、そして、もっと柔軟でスケールビリティをもった革新的なものにしていきます。

企業概要

商号:	株式会社トプスシステムズ
住所:	茨城県つくば市松代2-22-6
資本金:	1億円
代表取締役:	松本 祐教 博士(情報科学)
研究開発:	コンピュータ(マルチコアと3次元積層半導体)の研究開発
特許:	11件(登録済)
ビジネスモデル:	IP(設計データやソフトウェア)のライセンス販売から ファブレス半導体へ
処理方式:	分散並列処理方式
共同研究先:	産総研、九州大学、立命館大学、電気通信大学
主要取引先:	トヨタ自動車、デンソー、オリンパス、シャープなど
売上:	1億600万円(平成24年10月期)



トプスシステムズ社事業概要

マルチコア・プロセッサの研究開発型ベンチャー企業

- ビジョン: パラダイムシフト① マルチコアにより、「高い周波数」から「低い周波数の分散処理」へ
パラダイムシフト② 3次元積層LSIにより、「硬いハードウェア」から「やわらかいハードウェア」へ
- 設立: 1999年12月3日
- 住所: 〒305-0032 茨城県つくば市竹園1-6-1 つくば三井ビル5階
- 事業内容: マイクロプロセッサ及びソフトウェアIPプロバイダー、マイクロプロセッサに関する研究開発
- 事業推進メンバー:



アーキテクト
代表取締役
博士(情報科学)
松本 祐教



最高技術顧問
工学博士 中村 維男
(慶応義塾大学)



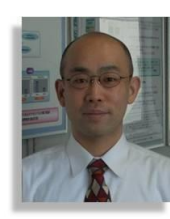
技術顧問
工学博士 荒川 文男
(名古屋大学)



技術アドバイザー
Jon Shiell
(元TI)



技術アドバイザー
工学博士 井上 弘士
(九州大学)



技術アドバイザー
工学博士 近藤 正章
(電気通信大学)



営業顧問
理学博士 日野原 邦夫
(元沖電気)



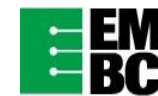
マイクロプロセッサ
事業開発部
部長 泉田 正道
(元EPSON)

➤ 会員

- JEITA 一般社団法人 電子情報技術産業協会
 - ◆ 情報システム・ディスプレイ技術調査委員会
 - ◆ マイクロプロセッサ専門委員会 / マルチ・メニーコア・プラットフォーム標準化委員会 委員
 - ◆ 3D半導体サブコミュニティ

□ NEDIA 日本デバイス産業協会

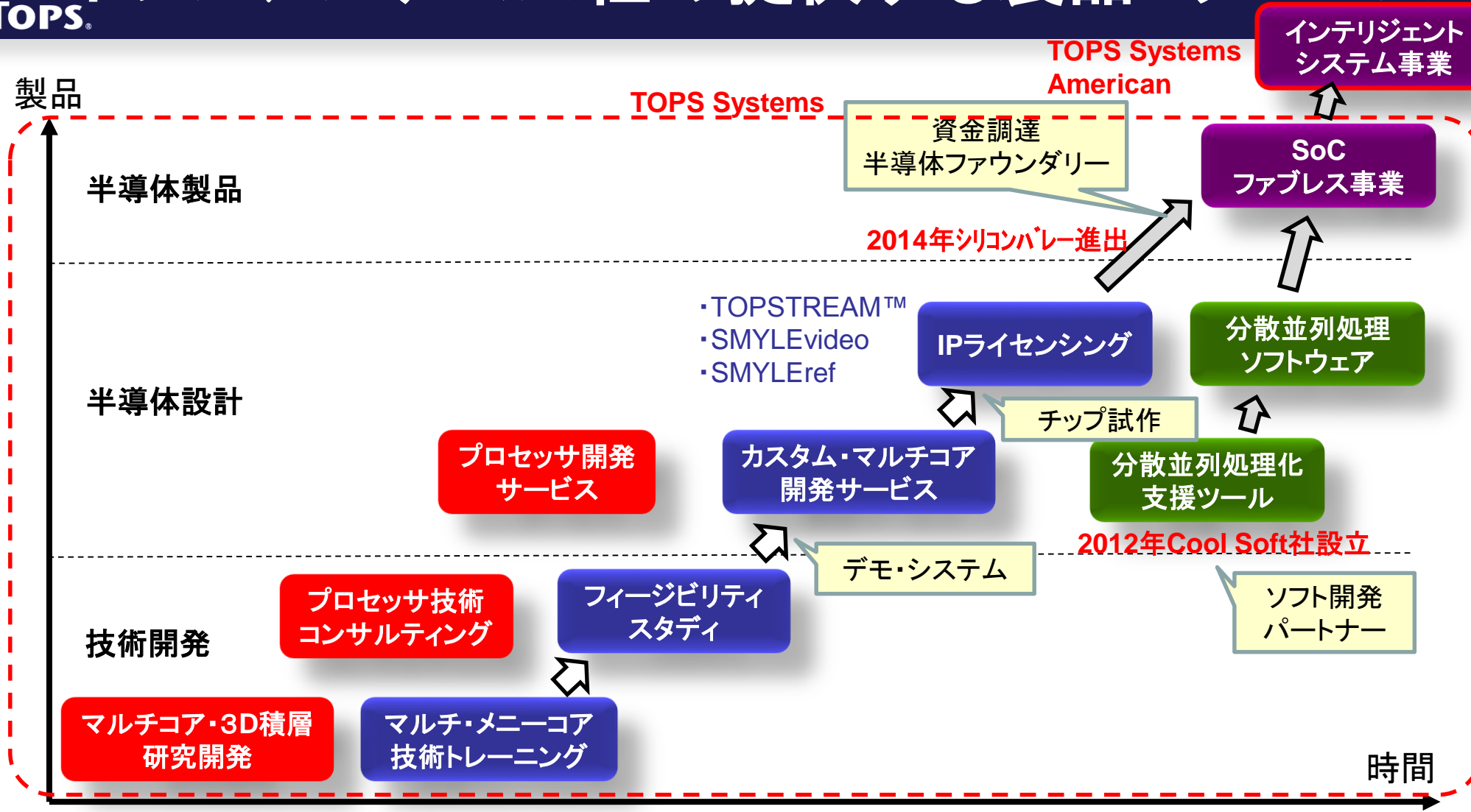
□ EEMBC (The Embedded Microprocessor Benchmark Consortium)



➤ 受賞

- 武田研究奨励賞優秀研究賞(2001年)、つくばベンチャー大賞、ETアワード ハードウェア部門 優秀賞(2011年)

トプシステムズ社の提供する製品・サービス



日本発、世界No.1のマルチ・メニーコア・ベンダーを目指す

TOPS Systems Corp.

沿革

- 1999年12月 株式会社トプシステムズ設立(つくば市)
- 2001年 5月 世界に先駆けて独自**マルチコア型プロセッサ・チップ完成**
- 12月 「武田研究奨励賞」優秀研究賞を受賞
- 2002年 7月 VCから投資を受けて、本社を東京都千代田区に移転
- 7月 総務省より「通信・放送新規事業」に認定
- 12月 シャープ向けにマルチコア使用ライセンス供与
- 2004年 9月 本社を茨城県つくば市に移転
- 2007年12月 3次元積層半導体の研究開発を開始
- 2009年 5月 トヨタ自動車向け**800TFLOPSのメニーコアを開発**
- 11月 つくば三井ビルディングにオフィス開設
- 2010年2月 「つくばベンチャー大賞」を受賞
- 2010年12月 メニーコア型プロセッサの研究開発を開始
- 2011年7月 電子情報技術産業協会(JEITA)に加入
- 2011年11月 「**ETアワード**」ハードウェア部門優秀賞を受賞
- 2012年1月 株式会社Cool Soft(子会社)設立

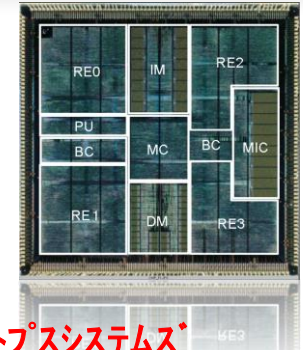


図1. トプシステムズ
世界初ヘテロジニアス・マルチコア・チップ

- 2005年 IBM・Sony・東芝
Cellヘテロジニアス・マルチコア発表
- 2005年 AMD
Opteronマルチコア発表



経営理念

真に価値あるIT技術により、
豊かな知的生活を支援して社会貢献する

- 従来型プロセッサの周波数向上による高性能化の**限界**を突破して、低周波数の**マルチコア**や**三次元積層LSI**を用いた**分散並列処理**により、コアやLSIの追加で**スケーラブル**に性能を伸ばす
- オープン・イノベーションで「**大欲**」を実現する
 - ソフトウェアとハードウェアの協調設計による最適化を徹底する
 - 社員と社は一体であり、発展のパートナーである
 - 顧客・技術・ビジネスを的確にとらえて、イノベーションを起こす

「大欲」とは、自らの欲望を抑えるのではなく、自他ともに全ての生命の持つあらゆる欲望を叶えること

「つくばをシリコンバレーに！」

目指すは、世界No.1のマルチコア・ベンダー

マルチ・メニコア技術の必要性と課題

■ 必要性

- 画像認識等をはじめとする次世代システムには、従来のCPUよりも100倍以上高性能(演算処理能力)を必要とする。
- 従来のCPUの動作周波数向上による性能(演算処理能力)の向上は限界に達しているため、高性能化にはマルチコア・プロセッサやメニーコア・プロセッサが必要とされている。

■ 課題

- マルチコア・プロセッサやメニーコア・プロセッサは、コア数の追加による性能向上の限界(通常、8コア程度で最高の性能に達する=飽和)という課題がある

並列処理による処理速度向上の限界打破

飽和現象が生じリニアスピードアップが得られない原因としては次の項目があげられます。

- 並列化可能部分の割合(並列化率)が低い, 並列性が低い
- 通信/同期に必要な時間
- コア間の負荷の不均衡

トプシステムズ社は、これらの課題を解決

これらの問題を解決するために弊社としては

- 分散並列処理により並列化率を向上させる
- ①ヘテロジニアス・マルチコア・メニーコア
特化型コアによりコア数を低減
- ②ZOMP
通信/同期に必要な時間を削減(権利化)
- コア間の負荷の不均衡を吸収する機構(FIFO)

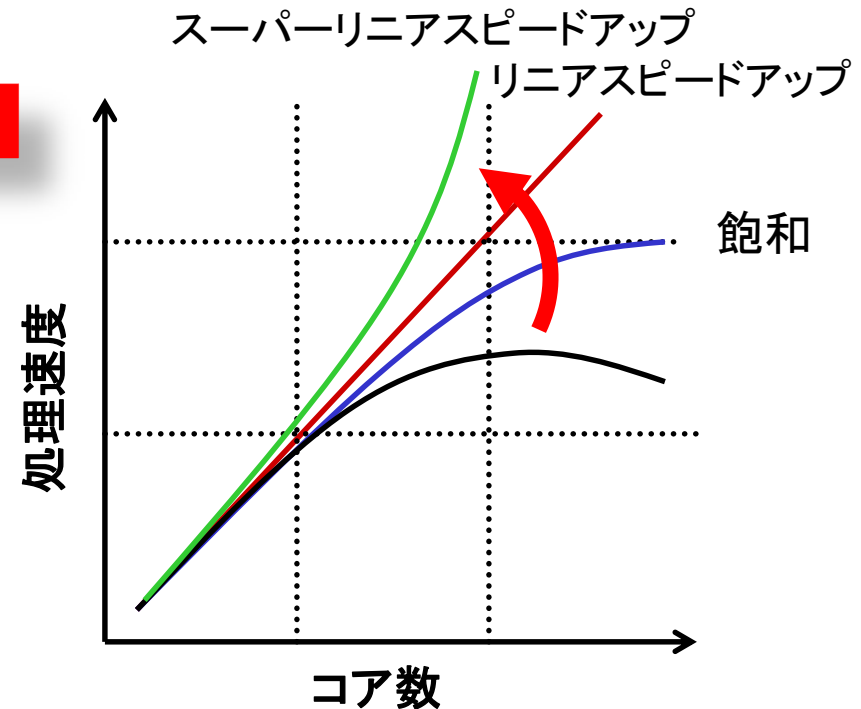


図2. コア数と処理速度の向上

言葉の定義(1)

- **マルチコア・プロセッサ (Multi-Core Processor)**

- 単一チップ上に複数コア(一般的に8コア程度まで)を実装するプロセッサ
- 通常、単一コアでのベスト性能を追求する

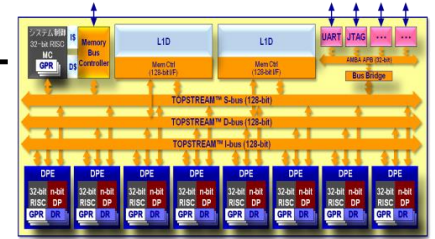


図3. マルチコア・プロセッサ

- **メニーコア・プロセッサ (Many-Core Processor)**

- 単一チップ上に複数コア(一般的に16コア程度以上)を実装するプロセッサ
- 特に、コア間接続やメモリ階層が、コア数の増加に対して処理性能が向上するように設計されたプロセッサ
- 並列度やスループット向上のため、意識的にコア単体の性能を抑えて、コアを小さくしている

- **800TFLOPS**

- 1秒間に800兆回の浮動小数点演算を行う演算処理能力
- 例えば、Intel CPU:約10万チップ、NVIDIAのGPUで2~3万チップで達成される演算処理能力。
TOPSTREAM™ リアルタイム・レイトレーシングでは、この演算処理能力を **わずか9チップ** で実現できる

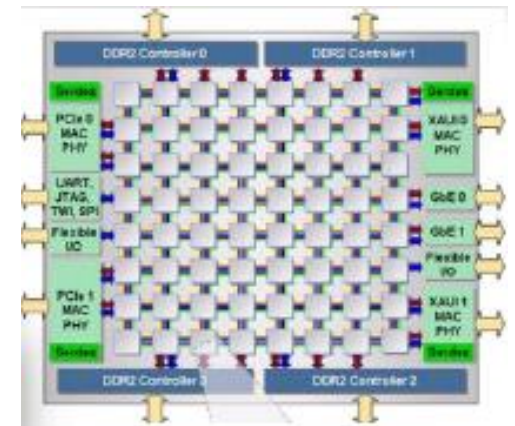


図4. マルチコア・プロセッサ

言葉の定義(2)

• 3次元積層LSI (Multi-Core Processor)

- 3次元積層LSIはシステムを構成するLSIチップを重ねて、LSIチップ間をチップを貫通させた配線(シリコンデバイスの場合はTSV:Through Silicon Via)で接続する構造をもったLSIです。
- 3次元積層LSIは、チップ間通信の高速化、実装密度の向上(小型化)、消費電力の低減などの効果がある。しかし、3次元積層LSI化には各LSIチップの発熱の問題を解決する必要がある。
- トプスシステムズ社のマルチ・メニーコアは、動作周波数を抑えた低消費電力設計のため、発熱がなく、3次元積層LSIに適している
- 当社の3次元積層LSIは、チップ間通信のためのTSVをチップの中央部に持つ構造であるため、下記の特徴を持つ。
 - ① LSIチップ積層の設計やテストが容易
 - ② 製造コストの低減や短納期化
 - ③ スペア層を加えることによる故障対応が可能

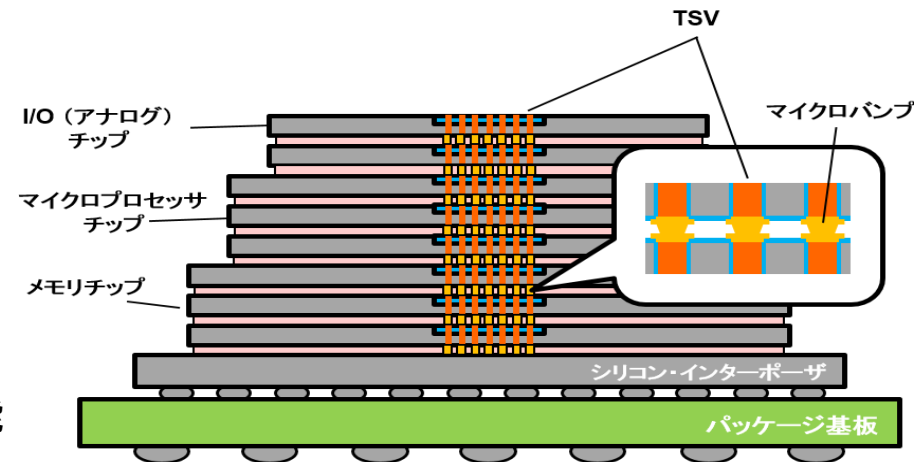


図5. 3次元積層LSI

言葉の定義(3)

• 並列分散処理

- 複数の分散されたプロセッサ・コアが、それぞれローカルメモリを使用して同時並行的に演算処理を行うこと。通常の並列処理では、複数のプロセッサがメモリを共有して演算処理を行うため性能の低下が避けられない。並列分散処理では、複数のプロセッサ・コアからのメモリ・アクセスの競合が発生しないため、プロセッサ・コア数を増加させたときの性能の向上(=スケラビリティ)が高い。
- リアルタイム性を向上させるため、当社では、これをストリーム処理化している。ストリーム処理とは、入出力データをメモリを介さずに次のコアに渡す方式。

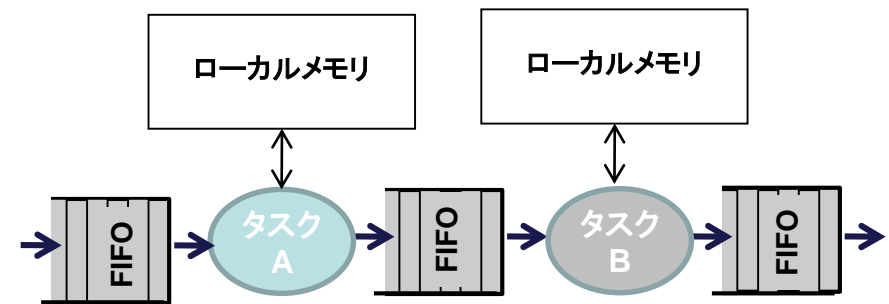


図6. 並列分散処理

• FIFO

- First In First Out バッファ
メッセージ(データ)通信に時に、データを入力順に出力する機構。FIFOをある程度以上に深く(FIFO内に保持するデータ量を多く)しておくことにより、コア間の負荷の不均衡(タスクの処理時間の不均衡)を吸収することができる。

言葉の定義(4)

• ストリーム処理

- 従来のプロセッサでは、メモリ上に貯えたデータに対して、データが必要な時に逐次的にメモリからデータを持ってきて演算処理を行い、演算処理の結果をメモリに格納する。
これに対し、ストリーム処理では、ある塊の演算処理(タスク)に必要なデータを、連続するデータとして、メモリから持ってきてから、演算処理を行い、演算処理終了後に、演算処理結果を連続するデータとして、メモリに格納する。それによって、処理時間の短縮(高速化)が可能になる。

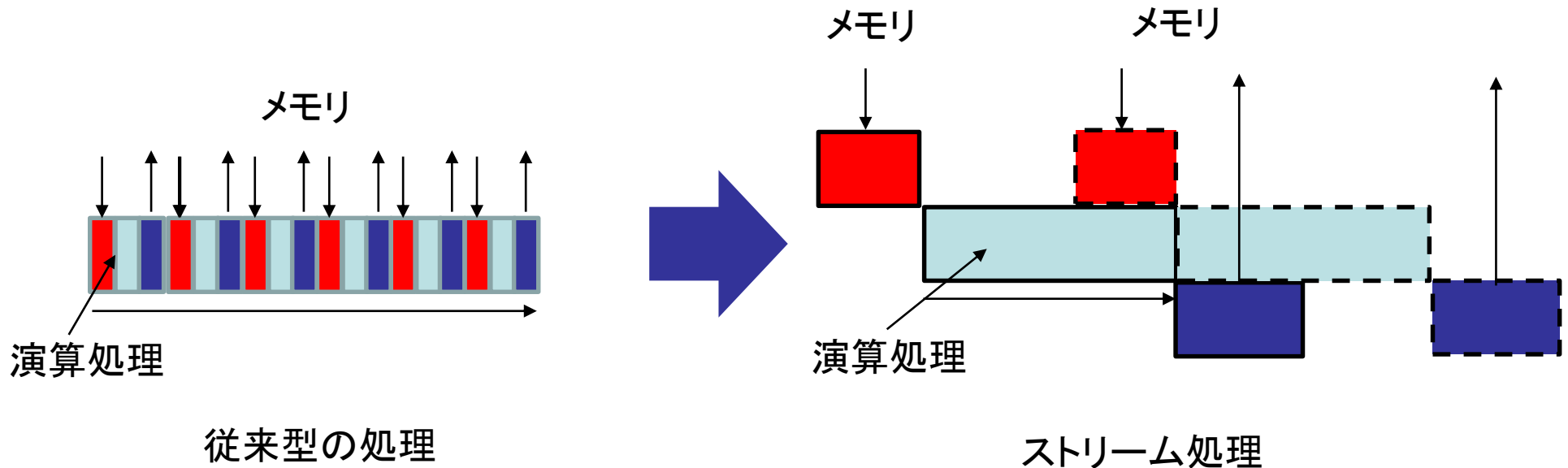


図7. ストリーム処理

言葉の定義(5)

- **ZOMP**

- **Z**ero **O**verhead **M**essage **P**assing

プロセッサ・コア間でメッセージ(データ)を送受信に関わる処理時間を最小限にする機構
 従来は、ソフトウェアのみで実現されていてその処理時間が課題であったが、トプスシステムズ社では、このためのハードウェア機構を設けることにより、ソフトウェアでの処理時間を大幅(一般的に100サイクル程度必要な処理を0サイクル)に削減した。その結果、マルチコアによる性能向上の限界(通常、8コア程度で最高の性能に達する=飽和)の課題を解決し、リニア・スピードアップを可能にした。(図2を参照)

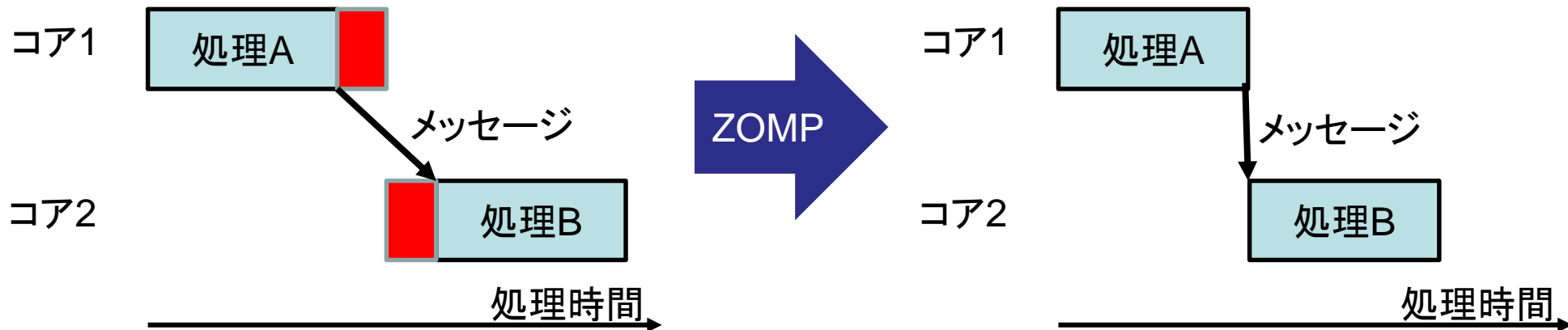


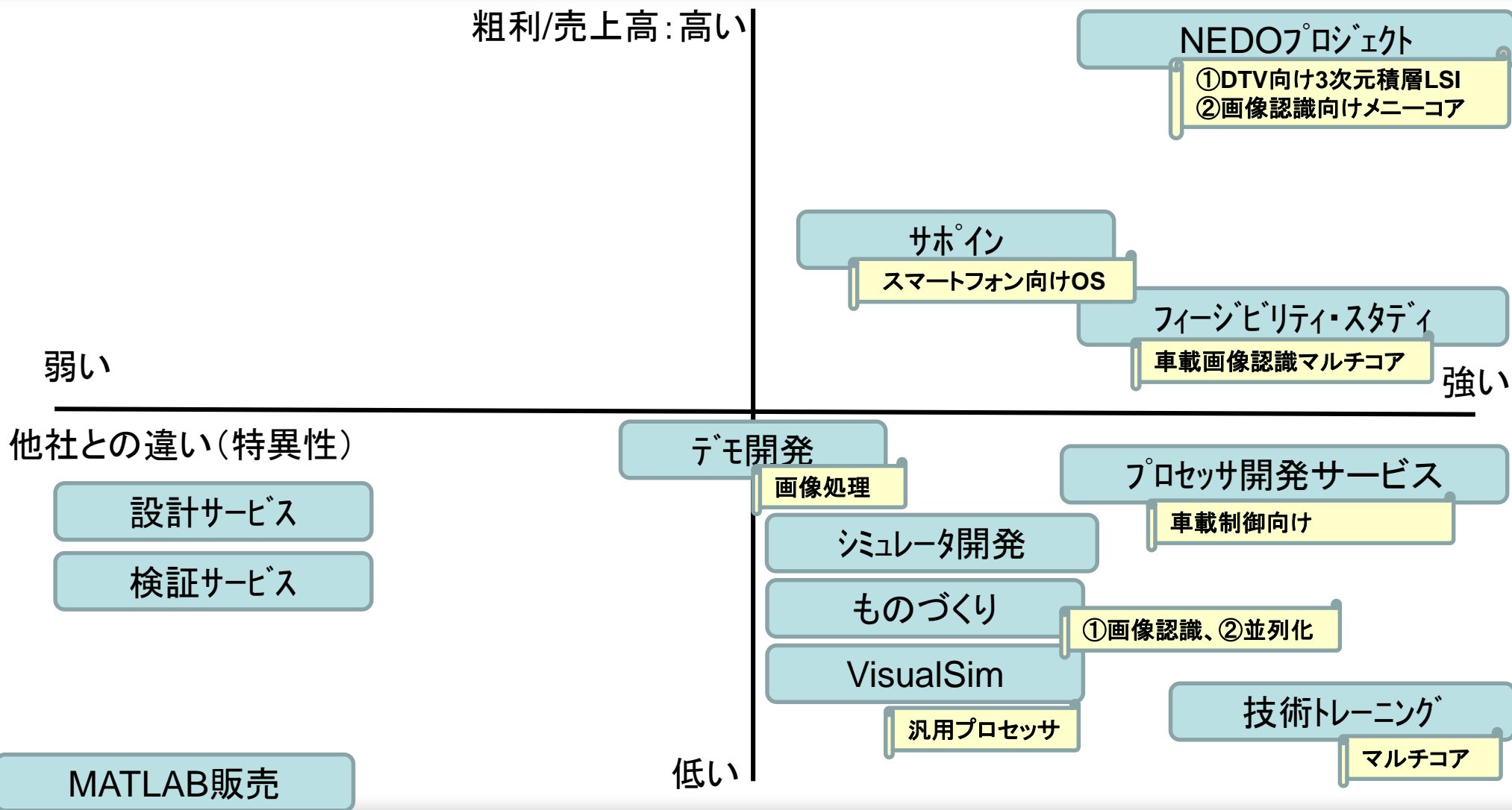
図8. ZOMP

クロスSWOT(国内)

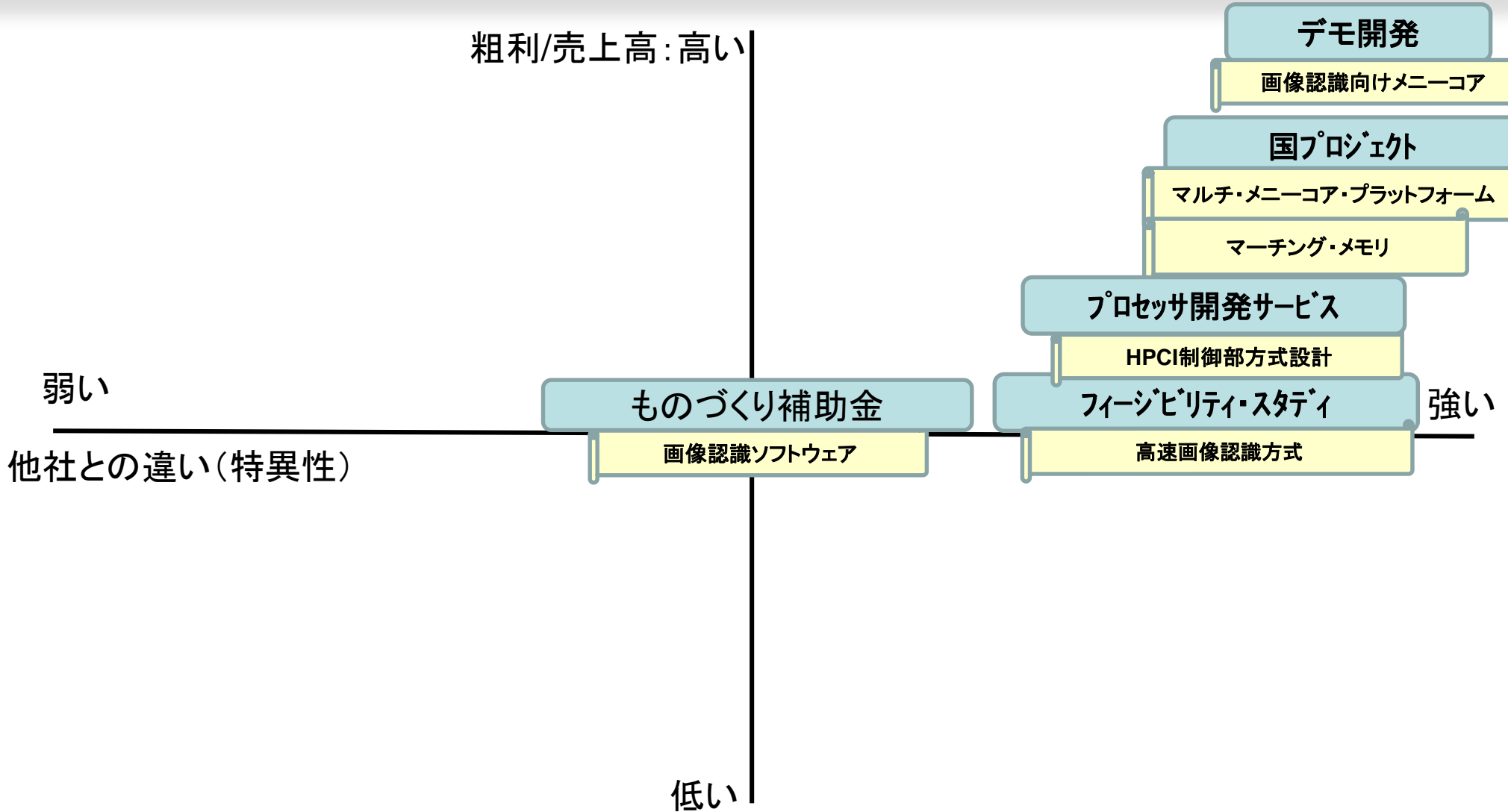
	強み	弱み
機会 (追い風)	<ul style="list-style-type: none"> ①自動車・医療等の高速認識処理分野に進出 ②ファブレス事業として高性能化・低消費電力チップの供給 ③強みの強化と維持 <ul style="list-style-type: none"> ・顧問の方々の活用 ・産官学との強い人脈 ・高い社内技術 ・少数精鋭の優秀な人材 ④Cool Soft社によるソフトウェア事業の拡大 	<ul style="list-style-type: none"> ①マーケティング・営業の強化 ②ワンストップ・サービスに対する組織体制の構築 ③IPプロバイダとしての納期・品質管理の強化 ④財務強化のために国プロを20%以下で維持する
脅威 (向い風)	<ul style="list-style-type: none"> ①プロセッサ技術者が減少する中で大手企業からの人材の確保が可能 ②日系半導体ベンダが少なくなる中で海外との強力な人脈を活かし海外半導体ベンダとの連携強化を図る 	<ul style="list-style-type: none"> ①設計・検証サービス事業の縮小 ②ツール販売事業からの撤退 ③縮小・撤退による人材の活用



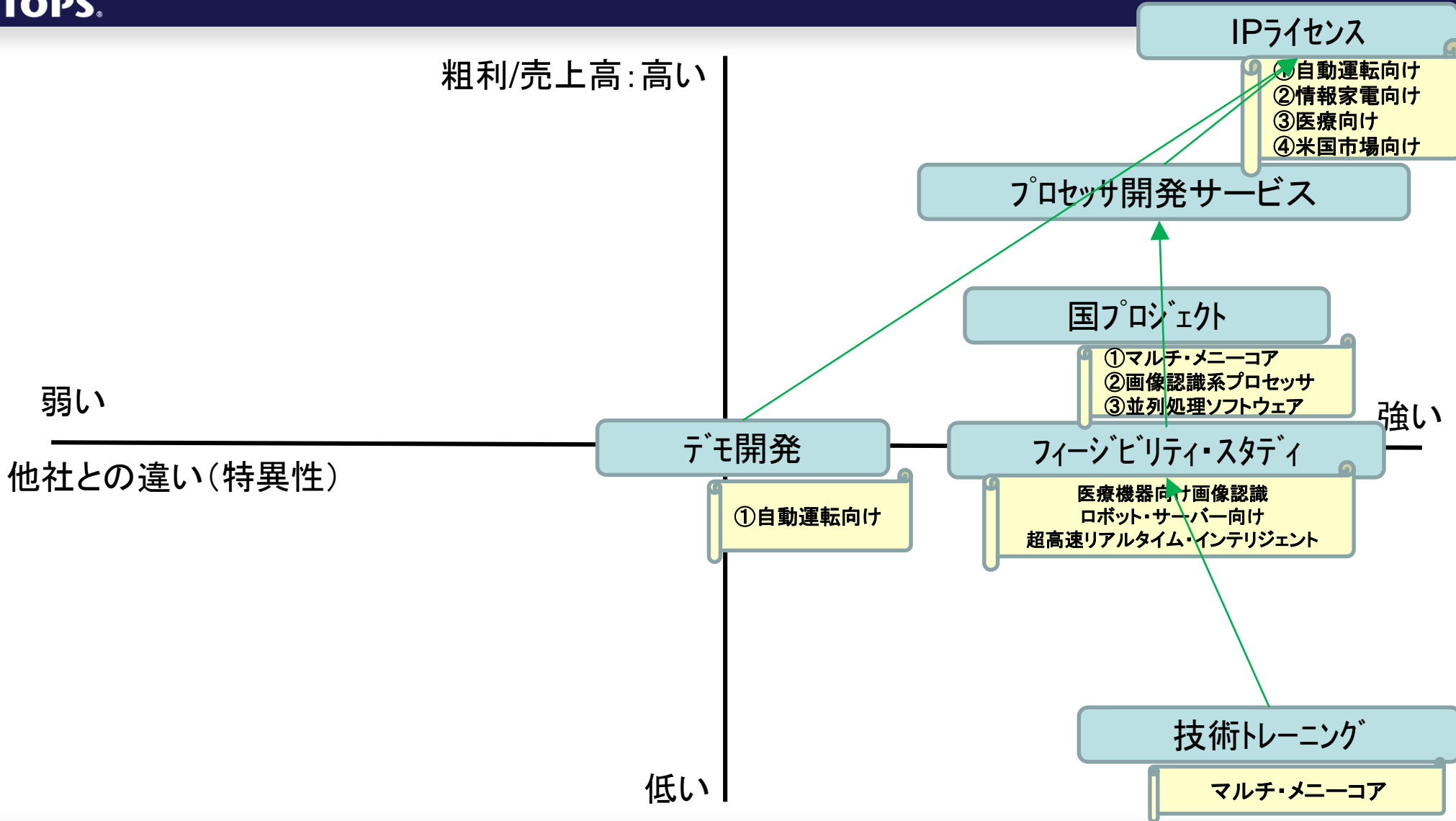
過去5年間の売上高(平均値)



直近の売上高(2013年)



3年後の年間売上高イメージ(国内)



価値創造ストーリー(現在)

(経営理念)
社長の思い

(しくみ)
強みを生み出す努力・工夫

(技術)

提供する
製品・サービス

豊かな知的生活支援

世界No.1の技術
(スケーラブル)

大欲

オープン
イノベーション

ベンチャー精神
(新規事業モデル)

研究開発型事業
研究開発への集中

積極的な研究発表
年間:10件以上

国内外での講演
年間:5件以上

強力なネットワーク
産学官、海外など500名以上
協会:NEDIA,JEITA,MCA

高い資金調達力

高性能で顧客の要求実現
処理速度:10倍以上(他社比)
消費電力:1/10以下(他社比)

特許技術:10件以上

開発経験:10件以上

事業提案:5件/年

強力な事業パートナー

競走的資金の活用

IPライセンス

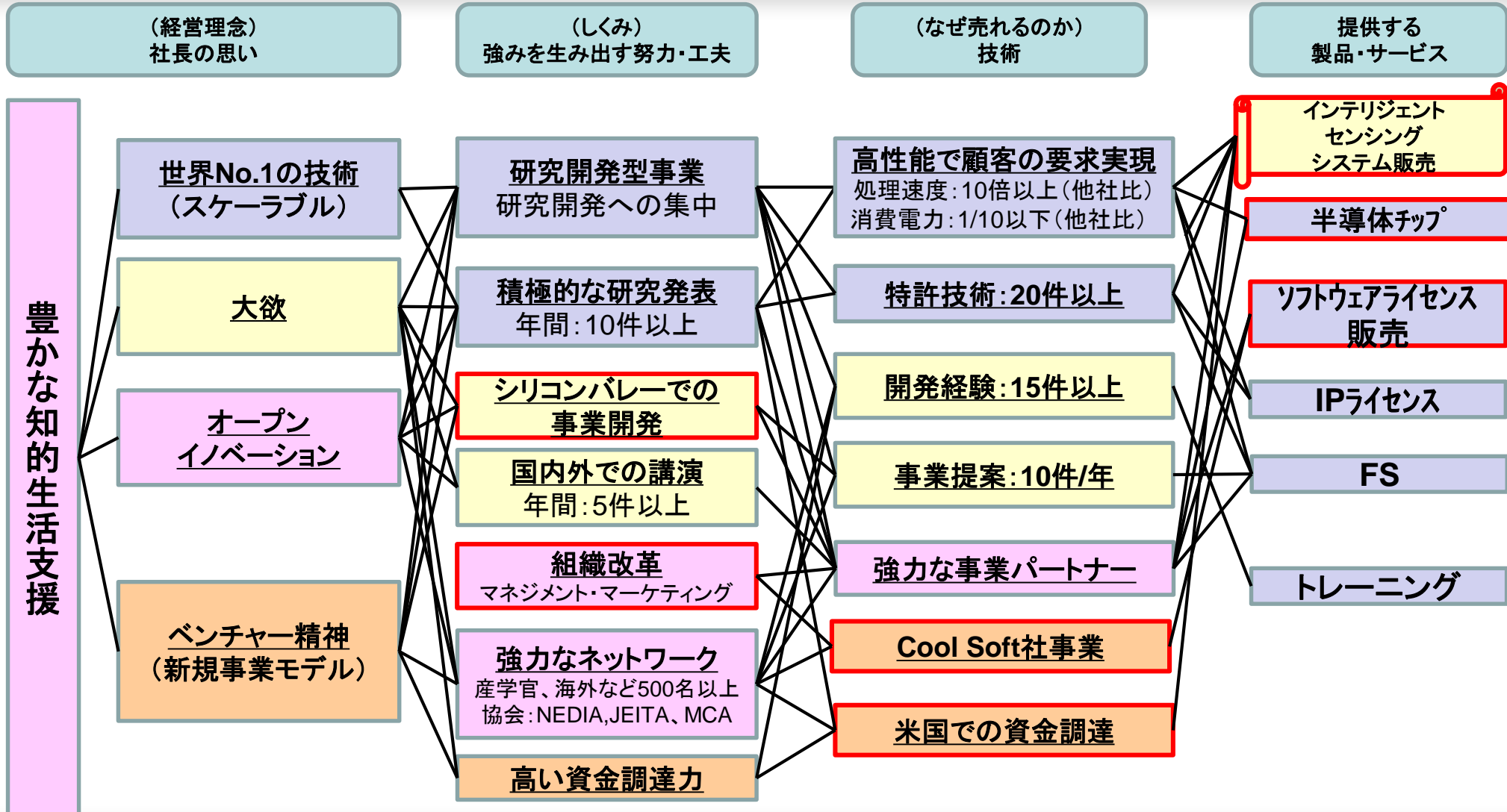
プロセッサ
開発サービス

FS

トレーニング

研究開発サービス

価値創造ストーリー(将来)





KPIとKGIの変化

知的資産	経営理念	しくみ	技術	サービス商品	研究開発費	売上高 (営業利益)
過去 (3年前)	新規事業：1件/3年	開発要員：8名 事業パートナー：8社 顧問：5名 国プロ：2件	特許：5件 開発経験：5件 事業提案：1件/年 プロリリース：0.5件/年	プロトタイプ開発 国プロ FS デモ開発 その他	0.9億	
現在	新規事業：1件/3年	開発要員：3~8名 事業パートナー：10社 顧問：8名 国プロ：2件	特許：10件以上 開発経験：10件 事業提案：5件/年 プロリリース：1件/年	プロトタイプ開発 国プロ FS デモ開発	0.9億	
将来 (3年後)	マルチア：NO.5 新規事業：1件/1年 ：	開発要員：20名 事業パートナー：20社 顧問：15名 国プロ：2件	特許：20件以上 開発経験：15件 事業提案：10件/年 プロリリース：3件/年	IPライセンス プロトタイプ開発 国プロ FS デモ開発	2億	利益率：50%以上
将来 (5年後) 【参考】	マルチア：NO.3 新規事業：1件/年	開発要員：30名 事業パートナー：30社 顧問：15名 国プロ：2件	特許：30件以上 開発経験：20件/年 事業提案：15件/年 プロリリース：5件/年	双社事業 半導体事業	3億	利益率：50%以上



作成者/お問い合わせ

作成者 代表取締役 松本祐教

お問い合わせ先

茨城県つくば市竹園1-6-1
株式会社 トプスシステムズ
TEL:029-851-2005
info@topscm.co.jp